

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-354458

(43)Date of publication of application : 24.12.1999

(51)Int.Cl.

H01L 21/205
H01L 33/00

(21)Application number : 10-163120

(22)Date of filing : 11.06.1998

(71)Applicant : MATSUSHITA ELECTRON CORP

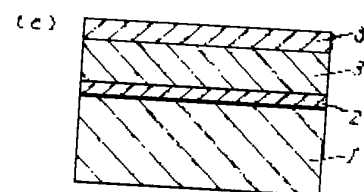
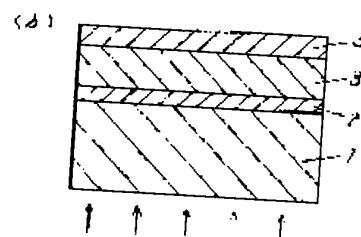
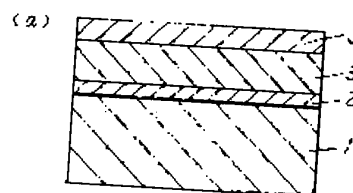
(72)Inventor : YURI MASAOKI
KONDO OSAMU
ISHIDA MASAHIRO
NAKAMURA SHINJI
ORITA KENJI

(54) P-TYPE III-V NITRIDE SEMICONDUCTOR, AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To exclude effectively at a comparably low temperature hydrogen from the inside of a III-V semiconductor crystal without performing any heat treatment between its crystal growth and electrode formation, by forming a conductive thin film for adsorbing hydrogen therein on a conductive III-V nitride semiconductor including p-type magnesium which is formed on a substrate.

SOLUTION: In a p-type III-V nitride semiconductor, there are formed in succession on a GaN substrate 1 an undoped GaN layer 2, a Mg-added GaN layer 3, and a Pd film 5. That is, in an MOCVD apparatus of an atmospheric pressure, heating the GaN substrate 1 under the atmosphere comprising a mixture gas of NH₃ and hydrogen, the surface of the GaN substrate 1 is cleaned and trimethyl gallium is fed thereto to form the undoped GaN layer 2. Then, feeding thereto Cp₂Mg, the Mg-added GaN layer 3 is formed. Next, the GaN substrate 1 is taken into an electron-beam deposition apparatus to form the Pd thin film 5 on the GaN layer 3. Subsequently, the heat treatment of the GaN substrate 1 is performed in an atmosphere of a nitrogen gas.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-354458

(43) 公開日 平成11年(1999)12月24日

(51) Int.Cl.⁶

H 0 1 L 21/205
33/00

識別記号

F I

H 0 1 L 21/205
33/00

C

審査請求 未請求 請求項の数12 O L (全 7 頁)

(21) 出願番号 特願平10-163120

(22) 出願日 平成10年(1998)6月11日

(71) 出願人 000005843

松下電子工業株式会社
大阪府高槻市幸町1番1号

(72) 発明者 油利 正昭

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 今藤 修

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 石田 昌宏

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

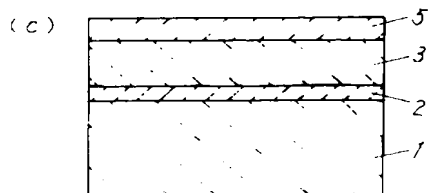
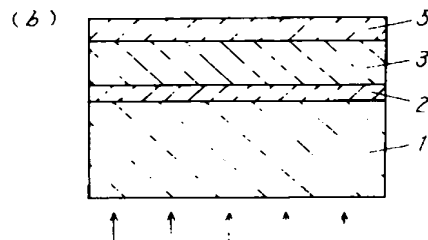
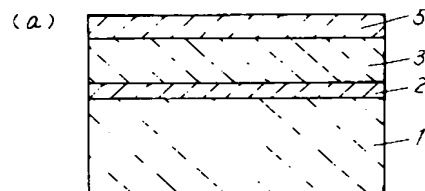
最終頁に続く

(54) 【発明の名称】 p型III-V族窒化物半導体およびその製造方法

(57) 【要約】

【課題】 Mg添加III-V族窒化物半導体結晶中の水素を排除し低抵抗のp型III-V族窒化物半導体を得る。

【解決手段】 GaN基板1の上にアンドープGaN層2、Mg添加のGaN層3、Pd薄膜5を順次形成した後、GaN基板1を加熱処理炉に投入し、加熱温度を500℃以下にして、窒素ガス雰囲気中で30分加熱処理する。



【特許請求の範囲】

【請求項1】 基板と、前記基板の上に形成されたp型の導電性を有するIII-V族窒化物半導体と、前記III-V族窒化物半導体の上に形成された、水素を吸着する導電性物質よりなる薄膜とを有し、前記III-V族窒化物半導体はマグネシウムを含み、前記薄膜と前記III-V族窒化物半導体との間でオーミック特性を有することを特徴とするp型III-V族窒化物半導体。

【請求項2】 前記III-V族窒化物半導体が $(Al_yGa_{1-y})_{1-z}In_zN$ ($0 \leq y \leq 1$, $0 \leq z < 1$) よりなることを特徴とする請求項1記載のp型III-V族窒化物半導体。

【請求項3】 前記薄膜の膜厚が $5 \mu m$ 以下であることを特徴とする請求項1または2に記載のp型III-V族窒化物半導体。

【請求項4】 前記導電性物質がパラジウムからなることを特徴とする請求項1ないし3のいずれかに記載のp型III-V族窒化物半導体。

【請求項5】 基板の上に、マグネシウムを含むIII-V族窒化物半導体層を有機金属気相エピタキシャル成長法により結晶成長し、前記III-V族窒化物半導体層の上に水素を吸着する導電性物質よりなる薄膜を形成した後、水素を含まない雰囲気中で前記基板を加熱することを特徴とするp型III-V族窒化物半導体の製造方法。

【請求項6】 前記基板を加熱する時の温度が $200^\circ C$ 以上 $500^\circ C$ 以下であることを特徴とする請求項5記載のp型III-V族窒化物半導体の製造方法。

【請求項7】 前記水素を含まない雰囲気が、窒素、アルゴン、ヘリウムまたはそれらの混合ガスの雰囲気であることを特徴とする請求項5または6記載のp型III-V族窒化物半導体の製造方法。

【請求項8】 前記水素を含まない雰囲気が、酸素を含むガスであることを特徴とする請求項5または6記載のp型III-V族窒化物半導体の製造方法。

【請求項9】 前記水素を含まない雰囲気中で前記基板を加熱する代わりに、高真空中で前記基板を加熱することを特徴とする請求項5または6記載のp型III-V族窒化物半導体の製造方法。

【請求項10】 前記III-V族窒化物半導体が $(Al_yGa_{1-y})_{1-z}In_zN$ ($0 \leq y \leq 1$, $0 \leq z < 1$) よりなることを特徴とする請求項5ないし9のいずれかに記載のp型III-V族窒化物半導体の製造方法。

【請求項11】 前記導電性物質よりなる薄膜の膜厚が $5 \mu m$ 以下であることを特徴とする請求項5ないし10のいずれかに記載のp型III-V族窒化物半導体の製造方法。

【請求項12】 前記導電性物質がパラジウムからなることを特徴とする請求項5ないし11のいずれかに記載のp型III-V族窒化物半導体の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、青色発光ダイオード、青色半導体レーザ等のIII-V族窒化物半導体素子に必要なp型III-V族窒化物半導体およびその製造方法に関するものである。

【0002】

【従来の技術】窒化ガリウム(GaN)、窒化インジウム(InN)、窒化アルミニウム(AlN)に代表されるIII-V族窒化物半導体は、 $1.9 eV$ から $6.2 eV$ までにわたる広範なバンドギャップエネルギーを有し、可視域から紫外域までをカバーする発光および受光デバイス用の半導体材料として有望である。また、III-V族窒化物半導体は、高い電子飽和速度と優れた熱伝導度を有することから、高速トランジスタ用の半導体材料としても注目されている。

【0003】III-V族窒化物半導体のpn接合またはpin接合を用いた半導体レーザや受光素子、ヘテロバイポーラトランジスタ等を作製する場合、発熱や電力損失を低減するために低抵抗のp型III-V族窒化物半導体層とそれに対する低抵抗のオーミック電極を形成することが重要である。III-V族窒化物半導体に関するp型の不純物としてマグネシウムが知られている。マグネシウム添加のIII-V族窒化物半導体は主として有機金属気相成長法(以下MOCVD法という)により形成され、マグネシウム原料としてシクロペンタジエニルマグネシウム(以下 Cp_2Mg という)等が用いられている。

【0004】MOCVD法によりマグネシウムを添加して成長した直後のIII-V族窒化物半導体には、結晶成長中の原料ガスおよびキャリアガスの分解により生成される水素原子がマグネシウム原子と同程度の密度で取り込まれ、この水素原子がマグネシウムの一結合手を終端しアクセプタとしての機能を不活性化することが知られている。その結果、成長直後のマグネシウム添加のIII-V族窒化物半導体はp型の導電型を示さず、高抵抗となる。そこで従来より、p型III-V族窒化物半導体およびその製造方法として、図5に示すような工程が知られている。

【0005】まずMOCVD法により、GaN基板1上にアンドーフGaN層2およびMg添加のGaN層3を順次形成する(図5(a))。次に、GaN基板1を加熱処理炉に投入し、窒素ガス雰囲気中で加熱処理する(図5(b))。ここで、図中の矢印は加熱処理を行うことを表す。しかる後、Mg添加GaN層3の上にNi等の金属薄膜4を形成し、p型III-V族窒化物半導体を完成させる(図5(c))。

【0006】この工程に関して、以下のことが知られている。特開平5-183189号公報には、Mg添加のGaN層3を窒素等の不活性ガス中で $400^\circ C$ 以上に加熱処理することにより低抵抗化が可能であることが記載されている。

【0007】また、Journal of Electrochemical Society (ジャーナル・オブ・エレクトロケミカル・ソサエティ) vol. 142, No. 9, p. 163-165 (1995)によれば、約700℃、60分の加熱処理をする前後の、Ga_{0.9}N_{0.1}層3を二次イオン質量分析法(以下SIMSという)により水素原子の濃度を定量分析した結果、Ga_{0.9}N_{0.1}層3中の水素原子の濃度が、加熱処理前には約 $5 \times 10^{18} \text{ cm}^{-3}$ であったものが加熱処理後には $1 \sim 5 \times 10^{16} \text{ cm}^{-3}$ にまで低減され、その結果としてホール濃度が約 $5 \times 10^{18} \text{ cm}^{-3}$ 、抵抗率が $0.5 \Omega \text{ cm}$ のp型Ga_{0.9}N_{0.1}層を得たと報告されている。

【0008】さらに、Japanese Journal of Applied Physics (ジャハニーズ・ジャーナル・オブ・アプライド・フィジックス) vol. 28, p. 2112 (1989)によれば、Ga_{0.9}N_{0.1}層3を高真空下に保持し、低速電子線ビームを照射し局所的に熱エネルギーを与えることにより照射部分に含有されていた水素原子を結晶外に排除し、これにより低抵抗のp型Ga_{0.9}N_{0.1}を得たと報告されている。

【0009】

【発明が解決しようとする課題】しかしながら、上記従来のp型III-V族窒化物半導体およびその製造方法に関しては、以下に示すような問題があった。

【0010】Ga_{0.9}N_{0.1}層3を加熱処理する方法またはGa_{0.9}N_{0.1}層3を高真空下に保持し、低速電子線ビームを照射する方法は、結晶成長工程と電極形成工程の間に、加熱処理または電子ビーム照射のための新たな工程およびそのための設備を必要とするので、III-V族窒化物半導体素子を製造する際の製造歩留まり率が低下し、かつ経済的でなかった。

【0011】また、Ga_{0.9}N_{0.1}層3を加熱処理する方法について、抵抗率が十分に小さいp型Ga_{0.9}N_{0.1}層を安定して得るためには通常600℃～900℃程度の高温を必要とする。そのため、Mgを添加したp型Ga_{0.9}N_{0.1}層を含むIII-V族窒化物半導体素子を作成した場合、III-V族窒化物半導体層の結晶劣化や半導体層の界面の急峻性の劣化またはMgの拡散等の問題が生じ、良好な素子特性を得ることができなかった。

【0012】さらに、Ga_{0.9}N_{0.1}層3を加熱処理する方法について、600℃～900℃程度の高温加熱を行うので、Ga_{0.9}N_{0.1}結晶の表面からの窒素の脱離が生じやすくなり、Ga_{0.9}N_{0.1}層3の表面に結晶性の悪い変性層を形成していた。そのため、良好な結晶性を有するp型Ga_{0.9}N_{0.1}層を得ることができなかった。

【0013】また、Ga_{0.9}N_{0.1}層3を高真空下に保持し、低速電子線ビームを照射する方法について、Ga_{0.9}N_{0.1}層3の表面から深部へ向かうにつれて水素を排除する効果が弱くなる。そのため、Ga_{0.9}N_{0.1}層3全体を低抵抗化することが困難であった。

【0014】さらにGa_{0.9}N_{0.1}層3を高真空下に保持し、低速電子線ビームを照射する方法について、電子線ビームを照射するのに電子ビーム走査によって行うため、Ga_{0.9}N_{0.1}層3の表面の大面积にわたる低抵抗化が困難であった。

【0015】本発明は、上記従来の課題を解決するものであり、結晶成長工程と電極形成工程の間に加熱処理または電子ビーム照射のための新たな工程を含まず、比較的低温でIII-V族窒化物半導体結晶中の水素を効果的に排除し低抵抗のp型III-V族窒化物半導体およびその製造方法を提供するものである。

【0016】

【課題を解決するための手段】本発明は、マグネシウムを含むIII-V族窒化物半導体の上に形成される導電性物質のうち、水素吸着作用および水素透過作用を有するものに発明者自らが着目し、実験を重ねた結果、マグネシウムを含むIII-V族窒化物半導体の上にパラジウム等の水素を吸着する導電性物質を形成すれば、マグネシウムを含むIII-V族窒化物半導体を、水素を含まない雰囲気中で500℃以下の低温にて加熱することにより低抵抗のp型III-V族窒化物半導体を得ることができ、かつ導電性物質とp型III-V族窒化物半導体との間で良好なオーミック接触を得ることができたという結果に基づいてなされたものである。

【0017】本発明のp型III-V族窒化物半導体は、基板と、前記基板の上に形成されたp型の導電性を有するIII-V族窒化物半導体と、前記III-V族窒化物半導体の上に形成された、水素を吸着する導電性物質よりなる薄膜とを有し、前記III-V族窒化物半導体はマグネシウムを含み、前記薄膜と前記III-V族窒化物半導体との間でオーミック特性を有するものである。

【0018】この構成により、水素を吸着する導電性物質が水素を吸収するので、マグネシウムを含むIII-V族窒化物半導体中に存在する水素原子を排除することができる。

【0019】本発明のp型III-V族窒化物半導体の製造方法は、基板の上に、マグネシウムを含むIII-V族窒化物半導体層を有機金属気相エピタキシャル成長法により結晶成長し、前記III-V族窒化物半導体層の上に水素を吸着する導電性物質よりなる薄膜を形成した後、水素を含まない雰囲気中で前記基板を加熱するものである。

【0020】この構成により、薄膜を形成した後に加熱を行うので、金属薄膜蒸着前の加熱処理または電子ビーム照射のための新たな工程およびそのための設備を必要としない。

【0021】また、この構成により、マグネシウムを含むIII-V族窒化物半導体層の上に水素を吸着する導電性物質よりなる薄膜を蒸着しているので、マグネシウムを含むIII-V族窒化物半導体層の表面から深部まで、かつ表面の大面积にわたって水素を一様に排除することがで

きる。

【0022】本発明のp型III-V族窒化物半導体の製造方法は、基板の上に、マグネシウムを含むIII-V族窒化物半導体層を有機金属気相エピタキシャル成長法により結晶成長し、前記マグネシウムを含むIII-V族窒化物半導体層の上に水素を吸着する導電性物質よりなる薄膜を形成した後、水素を含まない雰囲気中で前記基板を加熱し、前記基板を加熱する時の温度が200℃以上500℃以下であるものである。

【0023】この構成により、加熱処理の温度が500℃以下であるので、III-V族窒化物半導体層の界面の急峻性が良好に保たれ、かつマグネシウムの拡散を防止することができる。

【0024】また、この構成により、加熱処理の温度が500℃以下であるので、III-V族窒化物半導体層の表面からの窒素の脱離を防止することができ、III-V族窒化物半導体層の表面に結晶性の悪い変性層が形成されるのを防止することができる。

【0025】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明する。

【0026】本発明の一実施の形態におけるp型III-V族窒化物半導体は、図1に示すようにGaN基板1の上に層厚が0.5μmのアンダーブGaN層2、層厚が2μmのMg添加のGaN層3および層厚が1.0μmのPd薄膜5が順次形成されている。GaN層3のMg添加量は、 $5 \times 10^{18} \text{ cm}^{-3}$ である。

【0027】この構成によれば、Pdが水素を吸収するので、GaN層3中に存在する水素原子を排除することができる。その結果、GaN層3の表面の大幅にわたって低抵抗化することができる。

【0028】このp型III-V族窒化物半導体の製造方法について、次に説明する。まず、常圧のMOCVD装置内において、流量が5slmのアンモニア(NH₃)と流量が10slmの水素との混合ガスの雰囲気中でGaN基板1を1000℃、5分間加熱し、GaN基板1の表面のクリーニングを行う。次に流量が30sccmのトリメチルガリウム(以下TMGaという)を供給し、層厚0.5μmのアンダーブGaN層2を形成する。引き続き、流量が40sccmのCp₂Mgを供給して、Mgを添加した、層厚2.0μmのGaN層3を形成する。その後、TMGa、Cp₂Mgの供給を停止して、GaN基板1の温度を室温まで下げ、GaN基板1をMOCVD装置から取り出す。次に、GaN基板1を電子ビーム蒸着装置内に投入し、GaN層3の上にPd薄膜5を約1.0μm、電子ビーム蒸着により形成する(図1(a))。しかる後、GaN基板1を加熱処理炉に投入し、流量が8slmかつ1気圧の窒素ガス雰囲気中で30分加熱処理する(図1(b))。加熱温度は500℃以下である。その後、GaN基板1を加熱処理炉から

取り出してp型III-V族窒化物半導体を完成させる(図1(c))。

【0029】この構成によれば、Pd薄膜5を形成した後に加熱を行うので、金属薄膜蒸着前の加熱処理または電子ビーム照射のための新たな工程およびそのための設備を必要とせず、III-V族窒化物半導体を製造する際の製造歩留まり率が従来よりも向上する。また、GaN層3の上にPd薄膜5を蒸着しているので、GaN層3の表面から深部まで、かつ表面の大幅にわたって水素を一樣に排除することができる。その結果、低抵抗のp型GaN層を従来よりも広い面積にわたって得ることができる。さらに、加熱処理の温度が500℃以下であるので、アンダーブGaN層2とGaN層3との間の界面の急峻性が良好に保たれ、かつGaN層3からアンダーブGaN層2へのMg不純物の拡散を防止することができる。その結果、従来よりも良好な導電性を有するp型GaN層を得ることができる。しかも、加熱処理の温度が500℃以下であるので、GaN層3の表面から窒素の脱離が生じることがなく、GaN層3の表面に結晶性の悪い変性層が形成されることがない。その結果、良好な結晶性を有するp型GaN層を得ることが可能になる。

【0030】次に、本発明の一実施の形態におけるp型III-V族窒化物半導体(以下本発明の半導体という)と従来のp型III-V族窒化物半導体(以下従来の半導体という)との抵抗率と加熱温度との関係について、比較して説明する。

【0031】本発明の半導体および従来の半導体に関する抵抗率の測定は、それぞれの半導体の周辺部4個所に1nにより電極を形成し、ファンデルポール法により行った。なお、本発明の半導体においてはPd薄膜5を塩酸溶液中で完全に除去した。

【0032】本発明の半導体および従来の半導体に関する抵抗率と加熱温度との関係は、図2に示すようになった。図2において、曲線Aは本発明の半導体、曲線Bは従来の半導体をそれぞれ表す。

【0033】従来の半導体の抵抗率は、加熱温度が100℃から500℃までの範囲について10⁻²Ωcm以上の値を示し、加熱処理によるp型化、低抵抗化は一切観測されなかった。一方、本発明の半導体の抵抗率は、加熱温度が150℃を超えるあたりから抵抗率の急激な減少が見られ、加熱温度が約200℃以上になると2~3Ωcmの低抵抗となり、p型の導電性が認められた。

【0034】本発明の半導体および従来の半導体の電流電圧特性について、次に説明する。

【0035】まず、本発明の半導体において、Pd薄膜5を塩酸溶液中で完全に除去する。次に、この半導体において、フォトリソグラフィ法により、図3に示すように幅500μm、長さ100μmの5つのPd薄膜6を長さ方向に順に50μm、100μm、200μmおよび400μm間隔で残すように配置し、トランスマッシ

ョンライン法により電極抵抗を測定し、電流電圧特性を評価した。なお、本発明の半導体において、加熱処理の温度は350℃である。

【0036】従来の半導体についても全く同様に、図3に示すようなPd薄膜6を配置する。

【0037】本発明の半導体および従来の半導体の電流電圧特性は、図4に示すようになった。図4において、直線Cは本発明の半導体、曲線Dは従来の半導体の電流電圧特性のグラフをそれぞれ示す。

【0038】その結果、従来の半導体はオーミック特性を示さず高抵抗のままであった。一方、本発明の半導体は電極比抵抗が $10^{-3}\Omega\text{cm}^2$ の非常に良好なオーミック電極を形成していることが認められた。

【0039】なお、上記実施の形態において、以下に示す置き換えを行っても同様の効果が得られる。

【0040】Pd薄膜5の代わりに他の水素を吸着する導電性物質からなる薄膜を用いてもよい。

【0041】GaN層3の代わりにMg添加 $(\text{Al}_y\text{Ga}_{1-y})_{1-z}\text{In}_z\text{N}$ ($0 \leq y \leq 1$, $0 \leq z < 1$)を用いてもよい。

【0042】Pd薄膜5の膜厚を非常に大きくすると、はがれ等の問題が生じるため、約5 μm 以下にすることが望ましい。

【0043】加熱処理中の加熱処理炉内を流れるガスとして、アルゴンやヘリウム、またはそれらの混合ガスのように水素を含まないガスであればよい。

【0044】加熱処理中の加熱処理炉内を流れるガスとして、酸素を含むガスを用いてもよい。酸素を含むガスをういた場合、GaN層3よりPd薄膜5を透過する水素原子が酸素と活発に反応するため、GaN層3から水素原子を効果的に排除することができる。

【0045】加熱処理を高真空中で行ってもよい。その場合、GaN層3よりPd薄膜5を透過する水素原子が真空中に放出されるため、GaN層3から水素原子を効果的に排除することができる。

【0046】

【発明の効果】以上のように、本発明によれば、水素を吸着する導電性物質が水素を吸収するので、マグネシウムを含むIII-V族窒化物半導体中に存在する水素原子を排除することができ、その結果、マグネシウムを含むIII-V族窒化物半導体の表面の大幅にわたって低抵抗化することができる。また、本発明によれば、水素を吸着する導電性物質からなる薄膜を形成した後に加熱を行う

ので、従来と異なり、金属薄膜蒸着前の加熱処理または電子ビーム照射のための新たな工程およびそのための設備を必要とせず、その結果III-V族窒化物半導体を製造する際の製造歩留まり率が従来よりも向上する。さらに、本発明によれば、マグネシウムを含むIII-V族窒化物半導体層の上に水素を吸着する導電性物質からなる薄膜を形成しているので、マグネシウムを含むIII-V族窒化物半導体層の表面から深部まで、かつ表面の大幅にわたって水素を一様に排除することができる。その結果、低抵抗のp型III-V族窒化物半導体を従来よりも広い面積にわたって得ることができる。しかも、本発明によれば、加熱処理の温度を500℃と従来に比して低く設定できるので、III-V族窒化物半導体層の界面の急峻性を良好に保つことができ、かつマグネシウム不純物の拡散を防止することができる。その結果、従来よりも良好な導電性を有するp型III-V族窒化物半導体を得ることができる。

【0047】その上、本発明によれば、加熱処理の温度が500℃以下であるので、III-V族窒化物半導体層の表面からの窒素の脱離を防止することができ、III-V族窒化物半導体層の表面に結晶性の悪い変性層が形成されるのを防止することができる。その結果、良好な結晶性を有するp型III-V族窒化物半導体を得ることが可能になる。

【図面の簡単な説明】

【図1】本発明の一実施の形態におけるp型III-V族窒化物半導体の製造工程を示す断面図

【図2】本発明のp型III-V族窒化物半導体と従来のp型III-V族窒化物半導体との抵抗率と加熱温度との関係と比較して示す図

【図3】本発明のp型III-V族窒化物半導体のパラジウム電極の配置状態を示す断面図

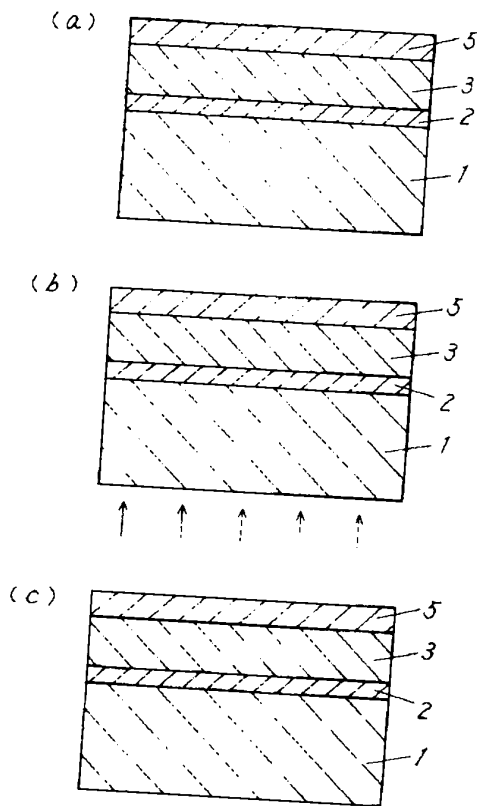
【図4】本発明のp型III-V族窒化物半導体と従来のp型III-V族窒化物半導体との電流電圧特性を比較して示す図

【図5】従来のp型III-V族窒化物半導体の製造工程を示す断面図

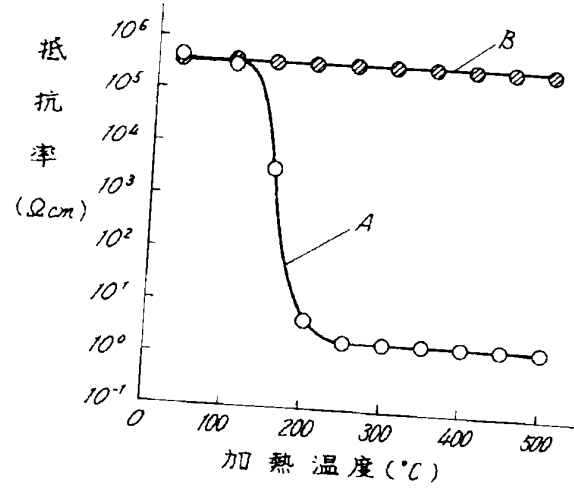
【符号の説明】

- 1 GaN基板
- 2 アンダーコートGaN層
- 3 GaN層
- 5、6 Pd薄膜

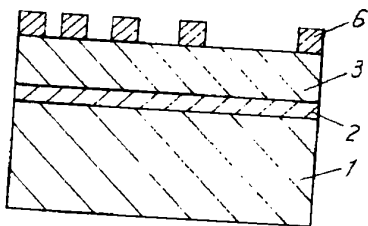
【図1】



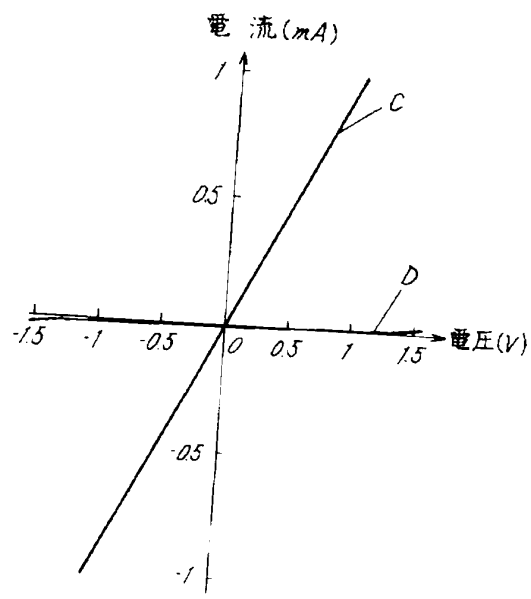
【図2】



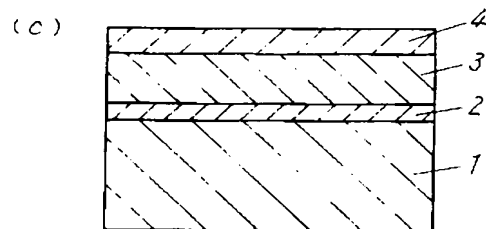
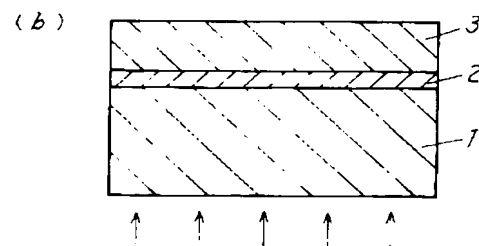
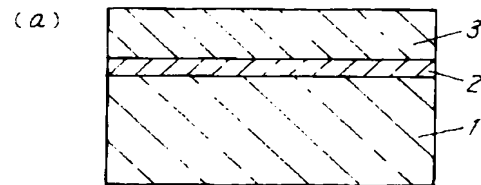
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 中村 真嗣
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 折田 賢児
大阪府高槻市幸町1番1号 松下電子工業
株式会社内